

GTI – 2. Miniklausur

0. Begriffe

1. Bestimmung der Primimplikanten/Primimplikate

0. Symmetrie-Diagramme (graphisch)
1. Nelson-Verfahren (algebraisch)
2. Quine/McCluskey-Verfahren (tabellarisch)

2. kostenminimale Auswahl der Primimplikanten

0. Symmetrie-Diagramme (graphisch)
1. Petrick-Verfahren (algebraisch)
2. Überdeckungstabelle (tabellarisch)

3. CMOS

4. Speicher

0. Begriffe

DNF

Bei der DNF benötigt man für jede Einsstelle einen Minterm.

Primimplikanten

Maximal große Blöcke von Einstellen

KNF

Bei der KNF benötigt man für jede Nullstelle einen Maxterm.

Primimplikate

Maximal große Blöcke von Nullstellen

Minterm (“Negation der Minimas ;”)

Negation von “0”, Verknüpfung durch \wedge

Maxterm (“Negation der Maximas ;”)

Negation von “1”, Verknüpfung durch \vee

1. Bestimmung der Primimplikanten/Primimplikate

1.0. Symmetrie-Diagramme (graphisch)

1.1. Nelson-Verfahren (algebraisch)

- KNF (\rightarrow Primimplikate) / DNF (\rightarrow Primimplikanten) bestimmen
- ausdistribuiieren

1.2. Quine/McCluskey-Verfahren (tabellarisch)

- DNF (\rightarrow Primimplikate) / DNF (\rightarrow Primimplikanten) bestimmen
- in Klassen (Q) aufteilen, zu Unterklassen zusammenfassen

2. kostenminimale Auswahl der Primimplikanten

2.0. Symmetrie-Diagramme (graphisch)

vgl. 1.0

2.1. Petrick-Verfahren (algebraisch)

- Tabelle (k, PI, 1...16, pi, ci) aufstellen
- Spalten (pi's) 1...16 **verunden**
- Zusammenfassen
- pi's zurückersetz

2.2. Überdeckungstabelle (tabellarisch)

Spaltendominanz

Spalte mit mit mehr Elementen kann gestrichen werden

Zeilendominanz

Zeile mit weniger Elementen kann gestrichen werden

3. CMOS

PMOS

- mit Böbssel
- leitet wenn Eingang low

NMOS

- ohne Böbssel
- leitet wenn Eingang high

4. Speicher

Flankengesteuerte Flipflops

- Änderung kann zur positiven oder zur negativen Taktflanke geschehen
- JK-Flipflop
 - Zwei Eingänge J und K
 - Beide low, nichts passiert
 - J HIGH \Rightarrow SET-Zustand
 - K HIGH \Rightarrow RESET-Zustand
 - Beide HIGH \Rightarrow Zustand wechseln
- Toggle-Flipflop
 - Die beiden Eingänge J und K werden zu einem zusammengeschalten
 - T gibt nur an, ob der Speicher sich invertieren soll oder nicht
 - Anwendung z.B. als Frequenzteiler (halbiert sie immer), da nur eine Flanke registriert und da das Signal invertiert wird

Pegelgesteuerte Speicherelemente

- D-Flipflop (Latch)
 - 2 Eingänge: T und D
 - D steht für die Daten, T ob ein Wert gespeichert werden soll oder nicht
 - Vorteil: keine ungültige Eingaben möglich
- RS-Flipflop (Latch)
 - Hat komplementäre Ausgänge Q und Q', 2 Steuereingänge R, S
 - Q HIGH \Rightarrow Latch im Zustand SET
 - Q low \Rightarrow Latch im Zustand RESET